

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 11-122113

(43) 公開日 平成 11 年 (1999) 4 月 30 日

(51) Int.CI.  
H03M 7/00  
H04N 7/30

識別記号 庁内整理番号

F I  
H03M 7/00  
H04N 7/133

技術表示箇所

2

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平 9-277022  
(22) 出願日 平成 9 年 (1997) 10 月 9 日

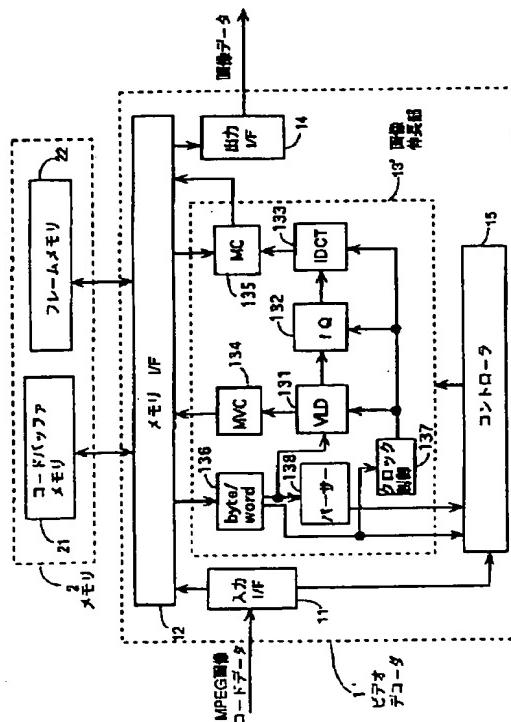
(71) 出願人 000002185  
ソニー株式会社  
東京都品川区北品川 6 丁目 7 番 35 号  
(72) 発明者 塚越 郁夫  
東京都品川区北品川 6 丁目 7 番 35 号 ソ  
ニー株式会社内  
(74) 代理人 弁理士 杉山 猛

(54) 【発明の名称】データ復号化装置及び方法

(57) 【要約】

【課題】 圧縮符号化された可変レートの入力データに対してもデコードの開始タイミングが遅れないようにする。

【解決手段】 コードバッファメモリ 21 に蓄積された M P E G 画像コードデータは直ちにコントローラ 15 により読み出され、バイト／ワード変換部 136 に送られる。コードバッファメモリ 21 にデコードできる量（ここでは 1 ワード）の M P E G 画像コードデータが蓄積されると、バイト／ワード変換部 136 が V L D 部 131 の V L D テーブルを引けるようになるので、V L D 部 131、I Q 部 132、及び I D C T 部 133 にクロック信号が供給されるようになり、デコードが開始される。



## 【特許請求の範囲】

【請求項 1】 圧縮符号化されたデータを一時蓄積する第1の手段と、

前記第1の手段から読み出したデータを復号化する第2の手段とを備え、前記第2の手段は前記第1の手段に所定量のデータが蓄積された時点で復号化を開始することを特徴とするデータ復号化装置。

【請求項 2】 前記所定量は1ワードである請求項1に記載のデータ復号化装置。

【請求項 3】 前記所定量は第1の手段の蓄積容量の1/2である請求項1に記載のデータ復号化装置。

【請求項 4】 圧縮符号化されたデータを復号化する際に、圧縮符号化されたデータを一時蓄積するバッファに所定量のデータが蓄積された時点で復号化を開始することを特徴とするデータ復号化方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 この発明は、例えばMPEG (Moving Picture Experts Group) 方式により圧縮符号化された画像データを復号化する装置及び方法に関し、詳細には可変レートで圧縮符号化されたデータを復号化する際に復号化タイミングを制御する技術に関する。

## 【0002】

【従来の技術】 図3は従来の画像データ復号化装置の構成を示す。この画像データ復号化装置は、ビデオデコーダ1とそれに接続されたメモリ2とから構成されている。

【0003】 ビデオデコーダ1は、大別すると入力インターフェース11と、メモリインターフェース12と、画像伸長部13と、出力インターフェース14と、コントローラ15とから構成されている。メモリ2はコードバッファメモリ21と、フレームメモリ22とを備えており、ビデオデコーダ1内のメモリインターフェース12に接続されている。

【0004】 画像伸長部13は、VLD (Variable Length Decoding: 可変長復号) 部131と、IQ (Inverse Quantization: 逆量子化) 部132と、IDCT (Inverse Discrete Cosine Transform: 逆離散コサイン変換) 部133と、MVC (Motion Vector Calculation: 動きベクトル計算) 部134と、MC (Motion Compensation: 動き補償) 部135と、パーサー138とから構成されている。

【0005】 次に、この画像データ復号化装置の動作を説明する。この動作の制御はコントローラ15が行う。

【0006】 MPEG方式で圧縮符号化された画像のコードデータ（以下MPEG画像コードデータという）は入力インターフェース11に入力され、ここでエラー訂正

処理等を施され、メモリインターフェース12を経由してコードバッファメモリ21に蓄積される。

【0007】 コードバッファメモリ21に蓄積されたMPEG画像コードデータは、デコードのタイミング（このタイミングについては後述する）になったら、コードバッファメモリ21から読み出され、VLD部131において、可変長符号化を用いて圧縮符号化されている圧縮コードのデコードを施される。また、コードバッファメモリ21から読み出されたデータは、パーサー138に送られ、ここで検出されたPTS (Presentation Time Stamp) がコントローラ15に送られる。

【0008】 VLD部131の出力はIQ部132とMVC部134へ送られる。MVC部134では、VLD部131にてデコードされた動きベクトルパラメータから、動きベクトルの値を計算し、フレームメモリ22から必要なデータを読み出し、MC部135で動き補償の演算が行なえるようにする。また、IQ部132では画像データのDCT係数の逆量子化を行なう。

【0009】 IDCT部133では、画像データを離散コサイン変換したDCT係数が入力されるので、逆離散コサイン変換が行なわれ、もとの画像データが復元され、MC部135へ送られる。

【0010】 MC部135では、フレーム間予測符号化されたPピクチャとBピクチャに対して、動きベクトル値に基づいてフレームメモリ22から読み出されたデータと、IDCT部133からのデータを用い、動き補償の演算を行ない完全に復号化された画像データを作成する。

【0011】 復号化された画像データは、一度フレームメモリ22に蓄えられ、表示のタイミングに合わせて読み出され、出力インターフェース14から外部へ出力される。次に図4を参照しながら図3に示した画像データ復号化装置におけるデコードのタイミングについて説明する。図4において縦軸は入力データのサイズを表し、横軸は時刻を表す。また、傾斜した直線Aと直線Bとの間隔がコードバッファメモリ21のサイズを表す。さらに、傾斜した直線Aと直線Bは入力データのビットレートを表し、直線Aと直線Bに挟まれた領域でコードバッファメモリ21内のデータの蓄積状態を表す。入力データのレートが固定の場合には直線Aと直線Bの傾きは一定であるが、可変レートの場合には時間とともに変化する。また、階段上の線が直線Bを越えて右側にはみ出ることは、コードバッファメモリ21のオーバーフロー状態を示し、逆に階段上の線が直線Aを越えて左側にはみ出することは、コードバッファメモリ21のアンダーフロー状態を示す。コントローラ15はこのようなオーバーフロー及びアンダーフローが発生しないように制御する。

【0012】 図4においてT0は最初のMPEG画像コ

ードデータがコードバッファメモリ21に入力される時刻を示す。コードバッファメモリ21に入力されたMPEG画像コードデータは、時刻T0からVBV\_delayだけ経過した時刻T1に外部へ出力されるようにデコードされる。すなわち、VBV\_delayは入力インタフェース11からコントローラ15に送られるパケットのピクチャヘッダ中に記載されているので、コントローラ15はその時刻T1からデコードされた画像データの出力が始まるように、コードバッファメモリ21からMPEG画像コードデータを読み出し、画像伸長部13がデコードを開始する。図4では、まず1ピクチャが時刻T1から出力されるようにデコードされる。そして、以後はバーサー138が検出したPTSが示すフレーム周期(NTSC方式では29.97Hz、PAL方式では25Hz)の時刻T2、T3、T4、T5において順次Pピクチャ、Bピクチャ、Bピクチャ、Pピクチャの出力が開始されるようにデコードが開始される。

## 【0013】

【発明が解決しようとする課題】入力データが固定レートの場合には、前述した方法でデコードすることにより、所定のタイミングで出力し表示することが可能となる。しかし、入力データが可変レートの場合にはVBV\_delayの値が“0xFFFF”となっているため、T0にVBV\_delayの値を加算した時刻で出力されるようにデコードしたのでは、デコードを開始する時刻が遅くなってしまう。

【0014】そこで、本発明は可変レートの入力データに対してもデコードの開始タイミングが遅れないようにしたデータ復号化装置及び方法を提供することを目的とする。また、本発明はあらゆるレートの入力データの復号化に対応できるデータ復号化装置及び方法を提供することを目的とする。

## 【0015】

【課題を解決するための手段】本発明に係るデータ復号化装置は、圧縮符号化されたデータを一時蓄積する第1の手段と、第1の手段から読み出したデータを復号化する第2の手段とを備え、第2の手段は第1の手段に所定量のデータが蓄積された時点で復号化を開始することを特徴とするものである。

【0016】本発明に係るデータ復号化方法は、圧縮符号化されたデータを復号化する際に、圧縮符号化されたデータを一時蓄積するバッファに所定量のデータが蓄積された時点で復号化を開始することを特徴とするものである。

【0017】本発明によれば、圧縮符号化されたデータは第1の手段に一時蓄積される。そして、蓄積量が所定の値になると第2の手段により復号化が開始される。

## 【0018】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照しながら詳細に説明する。

【0019】図1は本発明を適用した画像データ復号化装置の構成を示すブロック図である。ここで、図3と対応する部分には図3で付した符号と同一の符号が付してある。

【0020】この画像データ復号化装置は、ビデオデコーダ1' とそれに接続されたメモリ2 とから構成されている。ビデオデコーダ1' は、大別すると入力インタフェース11と、メモリインタフェース12と、画像伸長部13' と、出力インタフェース14と、コントローラ15とから構成されている。メモリ2はコードバッファメモリ21と、フレームメモリ22とを備えており、ビデオデコーダ1'内のメモリインタフェース12に接続されている。以上の基本的構成は、前述した従来の画像データ復号化装置と同じである。

【0021】画像伸長部13' は、VLD部131と、IQ部132と、IDCT部133と、MVC部134と、MC部135と、バイト／ワード変換部136と、クロック制御部137と、バーサー138とから構成されている。

【0022】バイト／ワード変換部136はコードバッファ21から読み出したバイト単位のコードデータをワード単位のデータに変換する。そして、VLD部131内のVLDテーブルが引けるようになるまではコントローラ15及びクロック制御部137に対してアンダーフロー信号を送り続ける。クロック制御部137はアンダーフロー信号を受けている間はVLD部131、IQ部132、及びIDCT部133にクロック信号が供給されないように制御する。コントローラ15はアンダーフロー信号を受けても、最初に入力されるピクチャに対してはこれを無視する。バーサー138はバイト／ワード変換部136の出力からPTSを検出し、コントローラ15に送る。

【0023】次に図2を参照しながら図1に示した画像データ復号化装置におけるデコードのタイミングについて説明する。ここで、図4と対応する部分には図4で付した符号と同一の符号が付してある。

【0024】時刻T0において最初のMPEG画像コードデータがコードバッファメモリ21に入力される。そして、デコードできる量(ここでは1ワード)のMPEG画像コードデータが蓄積された時刻T1' からデコードが開始される。

【0025】すなわち、コードバッファメモリ21に蓄積されたMPEG画像コードデータは直ちにコントローラ15により読み出され、バイト／ワード変換部136に送られるが、バイト／ワード変換部136は所定量のコードデータが入力され、VLD部131のVLDテーブルが引けるようになるまではアンダーフロー信号を出力し続ける。そして、クロック制御部137は、このアンダーフロー信号が入力されている間はVLD部131、IQ部132、及びIDCT部133にクロック信

号が供給されないように制御するので、デコードが行われない。そして、時刻  $T_1'$  になるとバイト／ワード変換部 136 が VLD 部 131 の VLD テーブルを引けるようになるので、VLD 部 131、IQ 部 132、及び IDCT 部 133 にクロック信号が供給されるようになり、デコードが開始される。

【0026】バイト／ワード変換部 136 の出力はバーサー 138 に送られる。バーサー 138 はバイト／ワード変換部 136 の出力データ中の PTS を検出し、コンド変換部 136 の出力データ中の PTS を検出し、コントローラ 15 は最初の I ピクチャの PTS を検出したら、それが示す時刻に I ピクチャが出力されるように制御する。すなわち、最初の I ピクチャのデコードは本来のタイミングよりも早く終了するので、時間  $T_d$  だけ待った後、時刻  $T_1$  から出力を開始する。以後は、各ピクチャ毎にバーサー 138 が検出した PTS が示すフレーム周期の時刻  $T_2$ 、 $T_3$ 、 $T_4$ 、 $T_5$  において順次 P ピクチャ、B ピクチャ、B ピクチャ、P ピクチャの出力が開始されるようにデコードが開始される。

【0027】ここで、最初の I ピクチャについては、デコードを開始するタイミングが早過ぎるため、コードバッファメモリ 21 は、デコード開始後、最初のピクチャをデコードしている間はアンダーフローとなりうる。このとき、コントローラ 15 に対してインタラプト (interrupt) が発生するが、これは CPU 側としては無視して、デコード対象のコードバッファメモリ 21 に必要なデータが溜まり次第デコードをし続ける。第 2 番目以降のピクチャは、1 つ前のピクチャが PTS のタイミングで表示されるのに同期してデコードされるので、VBV バッファについてのアンダーフローは起こらない。

【0028】なお、以上の説明はコードバッファメモリ

21 に 1 ワードのデータが蓄積されると復号化が開始された場合であったが、例えばコードバッファメモリ 21 にその容量の  $1/2$  のデータが蓄積された時点から 1 ワード単位で復号化を行うように構成してもよい。

【0029】このように本実施の形態によれば、PTS のみを参照するビデオデコーダにおいて、PTS のタイミングで確実にデコードしたピクチャを表示できる。また、VBV\_delay を参照しないでデコードを起動できるので、VBV\_delay = 0xFF FF となる可変レート対応のビットストリームのデコードに関しても問題なく行える。

【0030】

【発明の効果】以上、詳細に説明したように、本発明によれば、可変レートの入力データに対してもデコードの開始タイミングが遅れないようにすることができる。また、本発明によればあらゆるレートの入力データの復号化に対応できる。

#### 【図面の簡単な説明】

【図1】本発明を適用した画像データ復号化装置の構成を示すブロック図である。

【図2】本発明を適用した画像データ復号化装置におけるデコードのタイミングを説明するための図である。

【図3】従来の画像データ復号化装置の構成を示すブロック図である。

【図4】従来の画像データ復号化装置におけるデコードのタイミングを説明するための図である。

#### 【符号の説明】

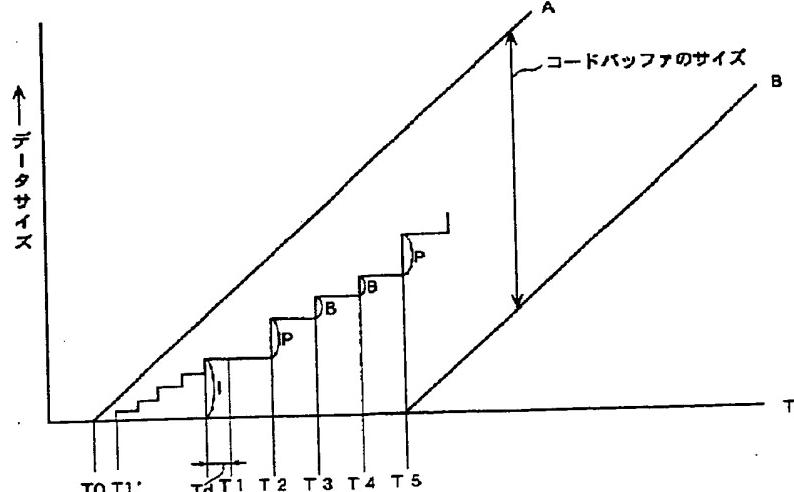
1 …ビデオデコーダ、2 …メモリ、15 …コントローラ、21 …コードバッファメモリ、136 …バイト／ワード変換部、137 …クロック制御部、138 …バーサー。

20

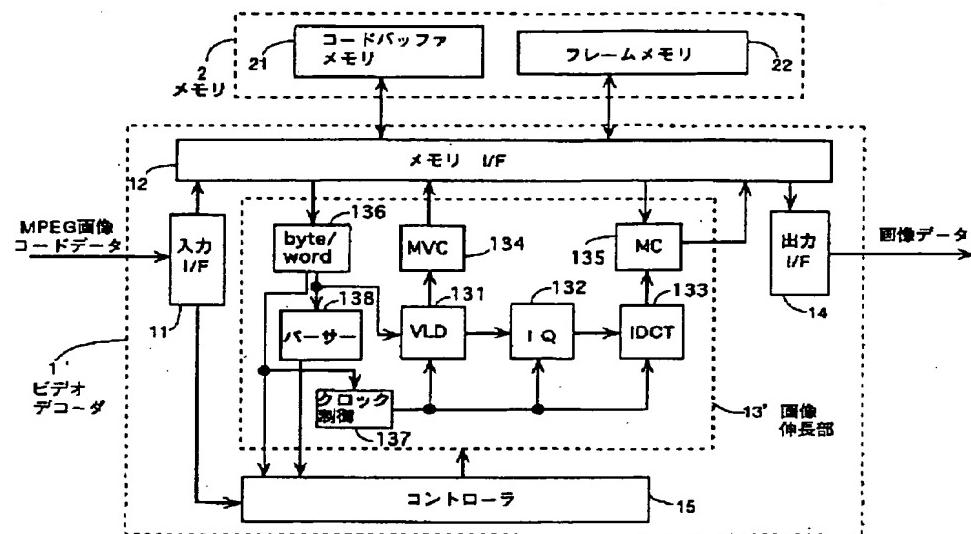
30

—

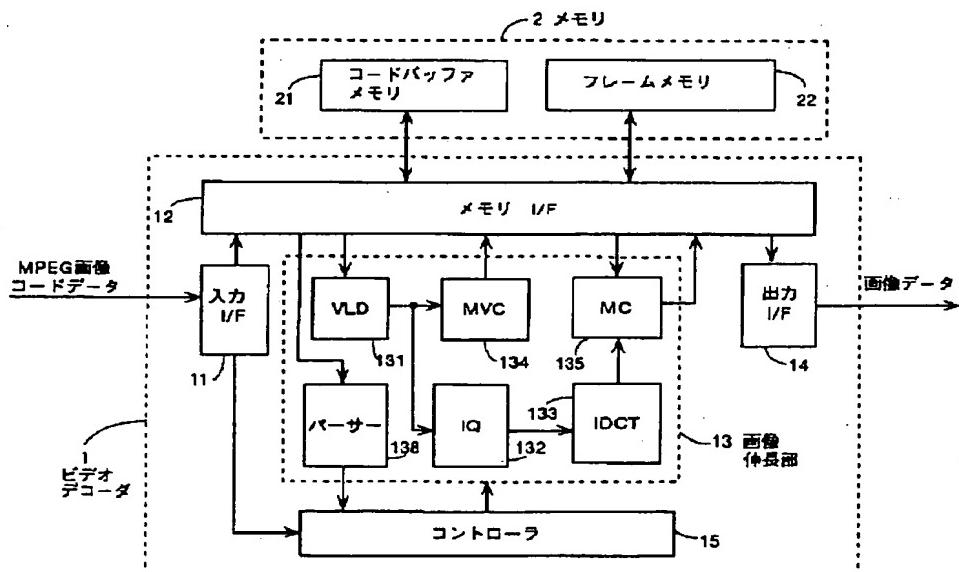
【図2】



【図 1】



【図 3】



【図 4】

